

MANUFACTURE OF INSULATING FILM AND MANUFACTURE OF SEMICONDUCTOR DEVICE USING IT

Patent Number: JP7169762
Publication date: 1995-07-04
Inventor(s): UTAKA MASATOSHI; others: 01
Applicant(s): MASATOSHI UTAKA; others: 01
Requested Patent: ☐ JP7169762
Application Number: JP19920123018 19920515
Priority Number(s):
IPC Classification: H01L21/318; H01L21/261; H01L29/786
EC Classification:
Equivalents: JP3238744B2

Abstract

PURPOSE: To obtain an insulating film which hardly generates a boundary level at its boundary with a semiconductor film by depositing a silicon nitride film or silicon oxy-nitride film on the semiconductor film after nitriding the surface of the semiconductor film.

CONSTITUTION: Ammonia is introduced into a vacuum reaction chamber 2 after the ammonia is radicalized by making the ammonia to flow through a nitrogen source supplying pipe 6 and maintaining the pressure in the chamber 2 at, for example, 0.5Torr through an evacuating system 4, and then, causing a discharge coil 11 to discharge by applying a high-frequency voltage across the coil 11. Then the surface of a single-crystal silicon film is nitridized by irradiating the surface of a heated silicon substrate 1 with ultraviolet ray generated from a low-pressure mercury lamp 12. Thereafter, a silicon nitride film is deposited on the substrate 1 by making disilane to flow through a silicon source supplying pipe 8 and maintaining the pressure in the chamber 2 at, for example, 0.35Torr through the evacuating system 4. Therefore, defects hardly occur near the boundary between a semiconductor film and the silicon nitride film.

Data supplied from the esp@cenet database - I2

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平7-169762

(43)公開日 平成7年(1995)7月4日

(51)Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/318	C	7352-4M		
21/261	B	7352-4M		
		9056-4M	H 0 1 L 21/ 26	N
			29/ 78	3 1 1 B
			審査請求 未請求 請求項の数 3	O L (全 7 頁) 最終頁に続く

(21)出願番号 特願平4-123018

(22)出願日 平成4年(1992)5月15日

(71)出願人 000119874

右高 正俊

愛知県名古屋市天白区八事石坂661番地
八事住宅22号

(71)出願人 000003034

東亜合成株式会社

東京都港区西新橋1丁目14番1号

(72)発明者 右高 正俊

愛知県名古屋市天白区八事石坂661番地八
事住宅22号

(72)発明者 山本 茂市

愛知県東海市荒尾町下り松1番地の2

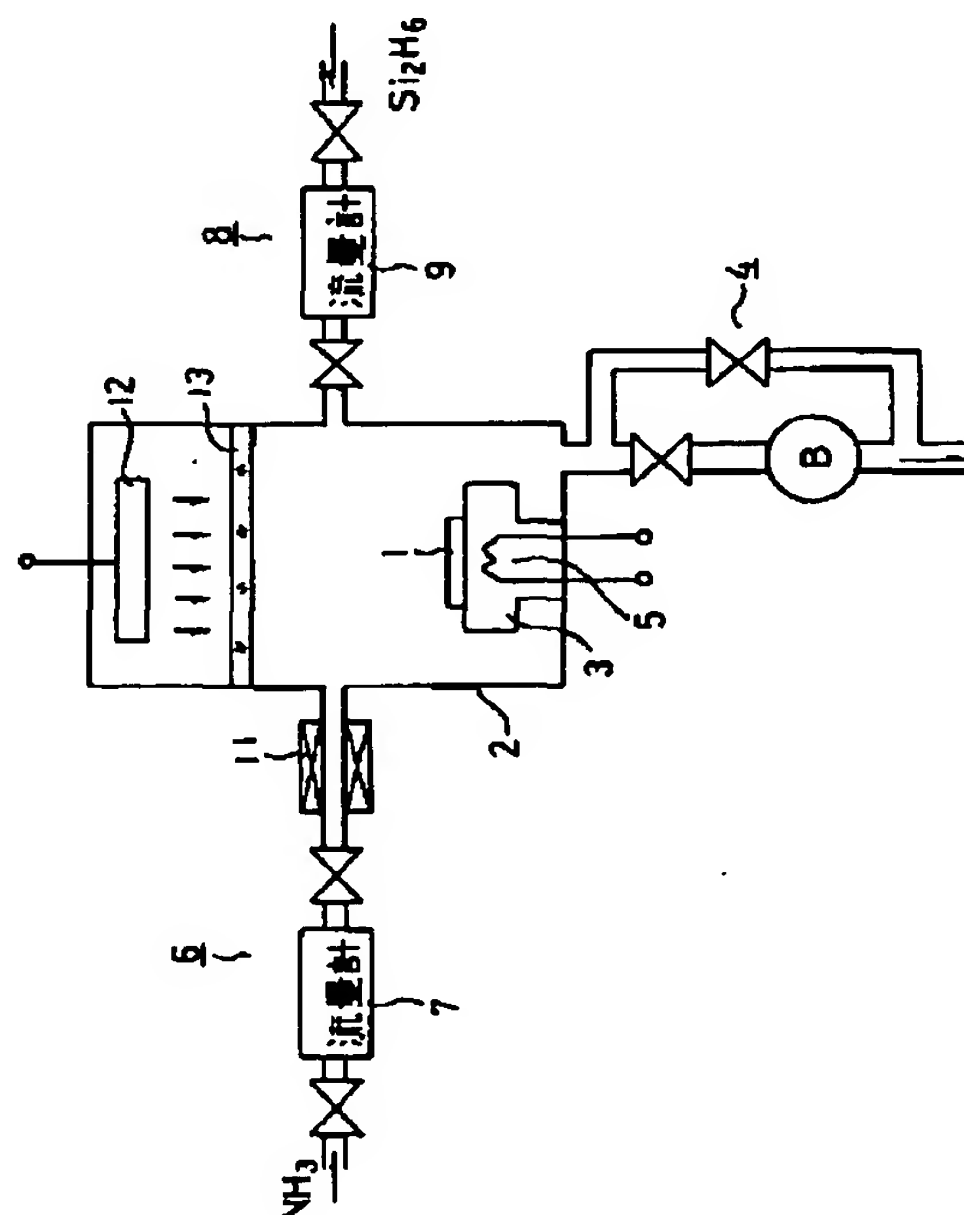
(74)代理人 弁理士 寒川 誠一

(54)【発明の名称】 絶縁膜の製造方法及びこの絶縁膜を使用する半導体装置の製造方法

(57)【要約】

【目的】 半導体膜との界面に界面準位が発生しにくい絶縁膜の製造方法と、この絶縁膜の製造方法を使用してなす半導体装置の製造方法とを提供することを目的とする。

【構成】 放電及び／または放射線を使用して励起されたアンモニアもしくは窒素または混合ガスを半導体膜に接触させながら半導体膜にエネルギー線照射をなして、半導体膜の表面を窒化または酸窒化した後、放電及び／または放射線を使用して励起されたアンモニアもしくは窒素または混合ガスと、モノシランもしくはジシランもしくはトリシラン、または、これらシランのフッ素もしくは塩素による置換誘導体との混合ガスとを、前記の表面が窒化または酸窒化された半導体膜に接触させながら、この半導体膜にエネルギー線照射をなして、前記の半導体膜上に、窒化シリコン膜または酸窒化シリコン膜を形成する絶縁膜の製造方法と、この絶縁膜の製造方法を使用してなす半導体装置の製造方法である。



【特許請求の範囲】

【請求項1】 放電及び／または放射線を使用して、アンモニアもしくは窒素、または、アンモニアと窒素との混合ガスもしくはアンモニアと窒素と酸素との混合ガスを励起し、

該励起されたアンモニアもしくは窒素または混合ガスを半導体膜に接触させながら、該半導体膜にエネルギー線照射をなして、前記半導体膜の表面を窒化または酸窒化し、

放電及び／または放射線を使用して、アンモニアもしくは窒素、または、アンモニアと窒素との混合ガスもしくはアンモニアと窒素と酸素との混合ガスを励起し、

該励起されたアンモニアもしくは窒素または混合ガスと、モノシランもしくはジシランもしくはトリシラン、または、これらシランのフッ素もしくは塩素による置換誘導体との混合ガスとを、前記表面が窒化または酸窒化された半導体膜に接触させながら、該半導体膜にエネルギー線照射をなして、前記半導体膜上に、窒化シリコン膜または酸窒化シリコン膜を形成する工程を有することを特徴とする絶縁膜の製造方法。

【請求項2】 請求項1記載の絶縁膜の製造方法を使用して、絶縁膜を形成する工程を含むことを特徴とする半導体装置の製造方法。

【請求項3】 絶縁物基板上に、少なくとも、ノンドープの多結晶シリコンまたはアモルファスシリコンの膜よりなるチャンネル層を形成し、

該チャンネル層と電気的に接触し該チャンネル層を挟む導電体層よりなるソース電極とドレイン電極を形成し、

該ソース電極とドレイン電極とに挟まれる領域における前記チャンネル層上に絶縁膜を介して導電体層よりなるゲート電極を形成する工程を有する薄膜トランジスタの製造方法において、

少なくとも前記絶縁膜は、請求項1記載の絶縁膜の製造方法を使用して製造することを特徴とする薄膜トランジスタの製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、絶縁膜の製造方法及びこの絶縁膜を使用してなす半導体装置の製造方法、特に薄膜トランジスタの製造方法に関する。

【0002】

【従来の技術】 絶縁膜は、各種電気機器の部材として広く使用されるが、半導体装置用の絶縁膜の場合は、絶縁耐力が高く、界面準位が少なく、界面に電荷が蓄積することが少なく、リーク電流等が発生しないことが望ましい。また、この絶縁膜がキャパシタ用の誘電体膜である場合は、厚さが薄い場合でも絶縁耐力が高く、しかも、比誘電率が大きいことが望ましい。

【0003】 一方、半導体としては、単体半導体の場合はシリコンが最も優れており、この場合は、絶縁膜の材

料としては、窒化シリコン、酸窒化シリコン、PSG、SOG等が実用されている。また、高速半導体装置用にはガリウムヒ素等の化合物半導体が広く使用され、光半導体装置用には、インジウムリン、水銀カドミウムテルル等の化合物半導体が広く使用されているが、この場合も、絶縁膜の材料としては窒化シリコン、酸窒化シリコン、PSG、SOG等が実用されている。

【0004】 かゝる窒化シリコン、酸窒化シリコン等の膜を半導体層上に製造するには、半導体がシリコンの場合でも、直接、窒化または酸窒化することは極めて困難であり、半導体が化合物半導体である場合は、CVD法等を使用して窒化シリコン、酸窒化シリコン等の膜を堆積しなければならない。また、半導体がシリコンの場合、既に素子の一部が形成されている場合には、高温加熱が必要な酸化法を使用することはできないため、CVD法等の堆積法を使用せざるを得ず、この場合でも、反応温度の低いプラズマCVD法等が望ましい。しかし、プラズマCVD法の場合は、荷電粒子が半導体層に衝突して、半導体層中には結晶欠陥が発生しやすく、また、絶縁膜との界面には界面準位ができやすく、半導体層と絶縁膜との界面に電荷が蓄積しやすく、この絶縁膜を電界効果トランジスタのゲート絶縁膜として使用した場合はしきい値電圧が不安定になり、また、電界効果移動度が小さくなる等の欠点があり、また、この絶縁膜をキャパシタの誘電体膜として使用した場合は静電容量が小さくなると云う欠点がある。

【0005】 また、プラズマCVD法以外の場合、反応性ガスの励起に、紫外線等のエネルギー線を使用することは可能であるが、余程パワーを大きくしないと満足すべき成膜速度が得られず、工業的に必ずしも実用的ではないという欠点がある。

【0006】 しかも、アンモニア・窒素ガス等の窒素源は、モノシラン・ジシラン等のシリコン源に比して安定性が高く分解しにくいので、化学量論的組成の窒化シリコン(Si₃N₄)が得にくく、窒素量の少ない窒化シリコン(Si₃N_x、但しx<4)になりやすいと云う欠点があるため、シリコン源に比して窒素源の量を大量に使用する必要がある。

【0007】 比較的低いエネルギー密度のパワーでプラズマCVD反応を発生させるために、シリコン源を、モノシランに替えて、ジシラン・トリシランを使用する手法も可能ではあるが、安定性の高いアンモニア等の窒素源の分解レートとの差がさらに拡大して、ますます過大量の窒素源の供給を必要とする結果となり、現実的に必ずしも優れた手法とは云い難い。

【0008】 そこで、本願発明者等は、先に、放電を使用して、アンモニアもしくは窒素、または、アンモニアと窒素との混合ガスもしくはアンモニアと窒素と酸素との混合ガスを励起し、この励起されたアンモニアもしくは窒素またはアンモニアと窒素との混合ガスもしくはア

ンモニアと窒素と酸素との混合ガスと、モノシランもしくはジシランもしくはトリシラン、または、これらシランのフッ素もしくは塩素による置換誘導体とを、真空反応室内の半導体膜近傍に供給し、この半導体膜近傍に存在する励起された窒素源とシリコン源（ジシランもしくはトリシランまたはこれらのフッ素もしくは塩素による置換誘導体との混合ガス）と所望によっては酸素との混合ガスに対して、エネルギー線照射をなして、半導体膜上に窒化シリコン膜または酸窒化シリコン膜を形成する絶縁膜の製造方法を発明した（特願平1-34274 10 6）。

【0009】

【発明が解決しようとする課題】たゞ、本願発明者等が開発した上記の絶縁膜の製造方法には、半導体膜と窒化シリコン膜または酸窒化シリコン膜との界面に界面準位がいくらか発生しやすく、電界を印加すると界面電荷密度がいくらか大きくなりやすいと云う問題が認められる。

【0010】本発明は、このような問題が解消され、半導体膜と窒化シリコン膜または酸窒化シリコン膜との界面に界面準位が発生しにくく、界面電荷密度が低く、しかも、大量の窒素源を無駄に使用する必要もなく、速い成膜速度をもって、厚さが薄い場合でも絶縁耐力が高く、比誘電率が大きい絶縁膜の製造方法と、この絶縁膜の製造方法を直接使用してなす、半導体装置特に電界効果トランジスタまたはキャパシタ、さらに好ましくは薄膜トランジスタの製造方法とを提供することにある。

【0011】

【課題を解決するための手段】上記の第1の目的（絶縁膜の製造方法）は、イ、放電及び／または放射線を使用して、アンモニアもしくは窒素、または、アンモニアと窒素との混合ガスもしくはアンモニアと窒素と酸素との混合ガスを励起し、ロ、この励起されたアンモニアもしくは窒素または混合ガスを半導体膜に接触させながら、この半導体膜にエネルギー線照射をなして、前記の半導体膜の表面を窒化または酸窒化し、ハ、放電及び／または放射線を使用して、アンモニアもしくは窒素、または、アンモニアと窒素との混合ガス、もしくは、アンモニアと窒素と酸素との混合ガスを励起し、ニ、この励起されたアンモニアもしくは窒素または混合ガスと、モノシランもしくはジシランもしくはトリシラン、または、これらシランのフッ素もしくは塩素による置換誘導体との混合ガスとを、前記の表面が窒化または酸窒化された半導体膜に接触させながら、この半導体膜にエネルギー線照射をなして、前記の半導体膜上に、窒化シリコン膜または酸窒化シリコン膜を形成することによって達成される。

【0012】下地とされる半導体膜の材料は特に選ばない。換言すれば、単結晶シリコン、多結晶シリコン、アモルファスシリコン等のシリコンは勿論、易動度が大き

く高速半導体装置に好適なガリウムヒ素や禁制帯幅が光半導体装置に好適なインジウムリンや水銀カドミウムテルル等でもよい。シリコンを主とする膜の場合には、このシリコンの原料は、モノシランより、ジシランもしくはトリシランまたはこれらシランのフッ素もしくは塩素による置換誘導体である方が好ましい。

【0013】また、窒素源及び／または酸素源を活性化またはラジカル化するための、放電及び／または放射線にも特に制限はないが、放電としては、例えば13.56MHz高周波放電・2.45GHzマイクロ波放電が好適であり、また、マイクロ波と磁力とを併用する電子サイクロトロン共鳴（ECR）を用いた放電も極めて有効である。放射線としては、紫外線・赤外線・X線等が一般的である。

【0014】また、酸化反応・酸窒化反応を発生させるエネルギー線は、上記の放射線とおおむね同一である。基板温度は50℃～400℃好ましくは200～400℃が、反応容器内圧は0.05Torr～1Torrが適切である。

【0015】半導体膜表面の窒化または窒化酸化量は、上記の半導体のオージェ電子分光法による窒素または酸素と酸素由来のオージェ電子の検出量が、表面から約20Åまでの深さにおいて、5～100atmic %であるのが好ましい。また、半導体膜表面へのエネルギー線の照射量は、例えば紫外線（254nm）を用いた場合は10mW/cm²～50mW/cm²が好適である。

【0016】エネルギー線の照射時間は目的とする層厚に応じて決定されるが、1分～2時間程度が好適であり、通常30分以内で充分である。窒化または酸窒化されたシリコン膜上に堆積される絶縁膜の膜厚は、目的に応じて適宜選べばよいが、30Å～3,000Å、特に50Å～1,000Åが好適である。

【0017】上記の第2の目的は、上記第1の手段に係る絶縁膜の製造方法を使用して絶縁膜及び／または表面安定化膜を形成する半導体装置の製造方法によって達成される。特に、上記第1の手段に係る絶縁膜の製造方法を電界効果トランジスタ（薄膜トランジスタを含む。）のゲート絶縁膜の形成方法やキャパシタの誘電体膜の形成方法に使用すると、有効である。薄膜トランジスタ自身の構造については、コプラナー型でもスタagger型でも極めて有効であるが、逆スタagger型や逆コプラナー型また、これら構造を組み合わせたデュアルゲート型等、また、その他の型においても有効であり、特に制限はない。

【0018】

【作用】本発明に係る絶縁膜の製造方法においては、その上に窒化シリコン膜または酸窒化シリコン膜が形成される半導体膜の表面を窒化した後、その上に、窒化シリコン膜または酸窒化シリコン膜を堆積することによってなされるため、上記の半導体膜と窒化シリコン膜または酸窒

化シリコン膜との界面近傍に欠陥が発生しにくく、そのため、界面準位が発生しにくく、界面電荷密度が高くない。また、この絶縁膜を使用することにより、電界効果移動度が非常に大きな電界効果トランジスタを製造することが可能となる。

【0019】

【実施例】以下、図面を参照して、本発明の実施例に係る絶縁膜の製造方法と、この絶縁膜を使用して電界効果トランジスタを製造する方法と薄膜トランジスタを製造する方法とについて説明する。

【0020】実施例1（請求項1に係る窒化シリコン膜の形成方法）

図1は、本発明に係る絶縁膜の製造方法の実施に使用される装置の概念的構成図である。図1において、2は真空反応室であり、3はヒータ5を内蔵する基板支持台であり、基板支持台3上に、半導体基板1を載置する。本例においては、半導体基板として単結晶シリコン基板を用いた。4は真空反応室2の内圧を真空にする排気系である。本例においては、基板支持台3はヒータ5を用いて300℃に保持した。6は、窒素源（本例においてはアンモニア）を供給する窒素源供給管である。7は窒素源供給管6に付属する流量計であり、窒素源であるアンモニアを流し、排気系4を用いて真空反応室2を0.5 Torrに保持した。8は、シリコン源（本例においてはジシラン）を供給するシリコン源供給管である。9はシリコン源供給管8に付属する流量計である。11は放電手段または放射線照射手段であり、本例においては放電用コイルである。そして、この放電用コイル11に、本例においては、13.56MHz高周波を印加して放電を発生させ、窒素源供給管6を介して供給されるアンモニアをなかば分解して活性化またはラジカル化しておく。12はエネルギー線照射手段であり、本例においては、低圧水銀灯であり、低圧水銀灯から発せられた紫外線は石英窓13を貫通して真空反応室2中に導入され、本発明においては、下記二つの機能を発揮する。第1の機能は、放電手段11によってなかば分解して活性化またはラジカル化している窒素源をさらに分解して、半導体基板1の表面を窒化することである。第2の機能は、放電手段11によってなかば分解して活性化またはラジカル化している窒素源をさらに分解するとともに、シリコン源を分解して、表面が窒化している半導体基板1上に窒化シリコン層または酸窒化シリコン層を堆積することである。

【0021】上記の装置を使用してなす本実施例に係る絶縁膜の製造工程について説明する。まず、窒素源供給管6を介してアンモニアを25ml/分流通し、排気系4を用いて真空反応室2の内圧を0.5 Torrに保持し、放電用コイル11に、13.56MHz高周波を印加し放電を発生させ、窒素源供給管6を介して供給されるアンモニアをなかば分解してラジカル化し、真空反応室2中に導入した。

【0022】そして、低圧水銀灯12で紫外線を発生させ、300℃程度に加熱されている単結晶シリコン基板1の表面に30mW/cm²（254nm）及び3mW/cm²（185nm）の紫外線を照射して、単結晶シリコン膜表面の窒化を7.5分行った。

【0023】この単結晶シリコン膜をオージェ電子分光法を使用して分析した結果、16.7atmic %相当量の窒素由来のオージェ電子が検出された。次いで、シリコン源供給管8を使用して、ジシランを0.5ml/分流通し、排気系4を使用して真空反応室2の内圧を0.35 Torrに保持して、単結晶シリコン基板1の上に窒化シリコン膜を厚さ500Åに堆積した。なお、成膜速度は10Å/分であった。

【0024】以上の工程をもって成膜した窒化シリコン膜の特性は、比誘電率が6.5、比抵抗が6.5×10¹⁵Ωcm、絶縁耐力が9×10⁶V/cm、界面電荷密度が2×10¹⁰cm⁻²であった。

【0025】比較例1

実施例1において単結晶シリコン基板1の表面を窒化する工程を省略して、単結晶シリコン基板1上に窒化シリコン膜を形成した。その特性は、比抵抗が6×10¹⁵Ωcmであり、界面電荷密度が4×10¹⁰cm⁻²であり、実施例1の場合より、界面電荷密度が増加していることが確認された。

【0026】実施例2（請求項1に係る窒化シリコン膜の形成方法）

実施例1においてシリコン源をモノシランとし、真空反応室2の内圧を0.5 Torrとし、モノシランの流量を5ml/分として、単結晶シリコン基板1上に窒化シリコン膜を形成した。その特性は、比誘電率が6.5であり、比抵抗が6.5×10¹⁵Ωcmであり、絶縁耐力が9×10⁶V/cmであり、界面電荷密度が4×10¹⁰cm⁻²であり、界面電荷密度がシリコン源をモノシランとした以外は特願平1-342746に係る絶縁膜の製造方法と同一の方法を使用した場合（後記比較例2）に比較して、優れていることが確認された。

【0027】比較例2

実施例2において単結晶シリコン基板1の表面を窒化する工程を省略して、単結晶シリコン基板1上に窒化シリコン膜を形成した。その特性は、比抵抗が6×10¹⁵Ωcmであり、電界電荷密度が6×10¹⁰cm⁻²であり、実施例2の場合より、界面電荷密度が増加していることが確認された。

【0028】実施例3（請求項2に係る電界効果トランジスタの製造方法）

実施例2に係る絶縁膜の製造方法を、ゲート絶縁膜の形成工程に利用して、n型チャンネルとする電界効果トランジスタを製造した。この電界効果トランジスタの電界効果移動度は200cm²/V・秒と大きく、十分満足すべきものであった。

【0029】比較例3

ゲート絶縁膜の形成方法として、特願平1-342746に係る絶縁膜の製造方法を使用する以外は実施例3と同一の仕様と工程とをもって電界効果トランジスタを製造した。この電界効果トランジスタの電界効果移動度は $70 \text{ cm}^2 / \text{V} \cdot \text{秒}$ と小さかった。

【0030】実施例4（請求項3に係るコプラナー型薄膜トランジスタの製造方法）

図2参照

ガラス基板21上に、ジシランをシリコン源としてなす通常のプラズマCVD法を使用して、厚さ 1500 \AA のノンドープのアモルファスシリコン膜22を形成した。このアモルファスシリコン膜22はチャンネルを構成することになる。

【0031】図3参照

通常の平行平板電極型高周波プラズマCVD法を使用して、リンがドーピングされており厚さが 500 \AA のアモルファスシリコン膜23を形成し、次いで、真空蒸着法またはスパッタ法を使用して厚さ 700 \AA のアルミニウム膜24を形成した。

【0032】図4参照

アルミニウム膜24とリンがドーピングされたアモルファスシリコン膜23との二重層をパターニングしてソース電極・ドレイン電極25を製造した。

【0033】図5参照

実施例1に係る絶縁膜の製造方法を使用して厚さ 500 \AA の窒化シリコン膜26を形成した。このとき、ノンドープのアモルファスシリコン膜22の表面窒化の時間は7.5分であり、このアモルファスシリコン膜22をオージェ電子分光法を使用して分析した結果、 50 atmic \% 相当量の窒素由来のオージェ電子が検出された。

【0034】図6参照

真空蒸着法またはスパッタ法を使用してアルミニウム膜を厚さ 5000 \AA に形成した後、これをパターニングしてゲート電極27を形成して、コプラナー型薄膜トランジスタを製造した。

【0035】以上の工程をもって製造したコプラナー型薄膜トランジスタの電界効果移動度は $5.3 \text{ cm}^2 / \text{V} \cdot \text{秒}$ と十分大きく満足すべきものであった。

【0036】比較例4

上記の窒化シリコン膜26の形成方法として、特願平1-342746に係る絶縁膜の製造方法を使用する以外は実施例4と同一の仕様と工程とをもって、コプラナー型薄膜トランジスタを製造した。このコプラナー型薄膜トランジスタの電界効果移動度は $2.0 \text{ cm}^2 / \text{V} \cdot \text{秒}$ であり、実施例4の場合より低かった。

【0037】実施例5（請求項3に係るスタagger型薄膜トランジスタの製造方法）

図7参照

ガラス基板31上に、真空蒸着法またはスパッタ法を使用

して、厚さ 700 \AA のアルミニウム膜を形成し、その上に、平行平板電極型高周波プラズマCVD法または水銀増感光CVD法を使用してリンがドーピングされ厚さが 500 \AA のアモルファスシリコン膜を形成し、この二重層をパターニングして、ソース電極・ドレイン電極32を形成した。

【0038】図8参照

ジシランをシリコン源としてなす通常のプラズマCVD法を使用して、厚さ 1500 \AA のノンドープのアモルファスシリコン膜33を形成した。このノンドープのアモルファスシリコン膜33がチャンネル層として機能する。

【0039】図9参照

実施例1に係る絶縁膜の製造方法を使用して、厚さ 500 \AA の窒化シリコン膜34を形成した。このとき、ノンドープのアモルファスシリコン膜33の表面窒化の時間は7.5分であり、このアモルファスシリコン膜をオージェ電子分光法を使用して分析した結果、 50 atmic \% 相当量の窒素由来のオージェ電子が検出された。

【0040】図10参照

真空蒸着法またはスパッタ法を使用してアルミニウム膜を厚さ 5000 \AA に形成した後、これをパターニングしてゲート電極35を形成して、スタagger型薄膜トランジスタを製造した。

【0041】以上の工程をもって製造したスタagger型薄膜トランジスタの電界効果移動度は $0.8 \text{ cm}^2 / \text{V} \cdot \text{秒}$ と十分大きく、満足すべきものであった。

【0042】比較例5

上記の窒化シリコン膜26の形成方法として、特願平1-342746に係る絶縁膜の製造方法を使用する以外は実施例5と同一の仕様と工程とをもって、スタagger型薄膜トランジスタを製造した。このスタagger型薄膜トランジスタの電界効果移動度は $0.4 \text{ cm}^2 / \text{V} \cdot \text{秒}$ であり、実施例5の場合に比し低かった。

【0043】実施例6（請求項3に係るスタagger型薄膜トランジスタの製造方法）

チャンネル層として機能するノンドープのアモルファスシリコン膜33と窒化シリコン膜34とのシリコン源がモノシランであり、ノンドープのアモルファスシリコン膜33の膜厚を $4,500 \text{ \AA}$ とし、その表面窒化時間を30分とした以外は実施例5と同一の仕様と工程とをもって、スタagger型薄膜トランジスタを製造した。なお、前記のノンドープのアモルファスシリコン膜をオージェ電子分光法を使用して分析した結果、 50 atmic \% 相当量の窒素由来のオージェ電子を検出した。このスタagger型薄膜トランジスタの電界効果移動度は $0.8 \text{ cm}^2 / \text{V} \cdot \text{秒}$ であり、十分大きく満足すべきものであった。

【0044】比較例6

上記の窒化シリコン膜34の形成方法として、特願平1-342746に係る絶縁膜の製造方法を使用する以外は実施例6と同一の仕様と工程とをもって、スタagger型

薄膜トランジスタを製造した。このスタagger型薄膜トランジスタの電界効果移動度は $0.2 \text{ cm}^2 / \text{V} \cdot \text{秒}$ であり、実施例6の場合より劣っていた。

【0045】

【発明の効果】以上説明したとおり、本発明に係る絶縁膜の製造方法は、その上に窒化シリコン膜または酸窒化シリコン膜が形成される半導体膜の表面を窒化または酸窒化した後、その上に、窒化シリコン膜または酸窒化シリコン膜を堆積することゝされているため、上記の半導体膜と窒化シリコン膜または酸窒化シリコン膜との界面近傍に欠陥が発生しにくく、そのため、界面準位が発生しにくく、界面電荷密度が高くなり、この絶縁膜（窒化シリコン膜または酸窒化シリコン膜）が電界効果トランジスタのゲート絶縁膜として使用された場合はしきい値電圧が安定し、また、電界効果移動度が大きくなり、キャパシタの誘電体膜として使用された場合は静電容量が大きくなると云う利益がある。したがって、この絶縁膜が使用された半導体装置特に電界効果トランジスタは、しきい値電圧が安定し、電界効果移動度が大きくなり、その効果は、薄膜トランジスタの場合特に顕著である。

【図面の簡単な説明】

【図1】本発明に係る絶縁膜の製造方法の実施に使用する装置の概念的構成図である。

【図2】本発明の実施例4の工程図である。

【図3】本発明の実施例4の工程図である。

【図4】本発明の実施例4の工程図である。

【図5】本発明の実施例4の工程図である。

【図6】本発明の実施例4の工程図である。

【図7】本発明の実施例5の工程図である。

【図8】本発明の実施例5の工程図である。

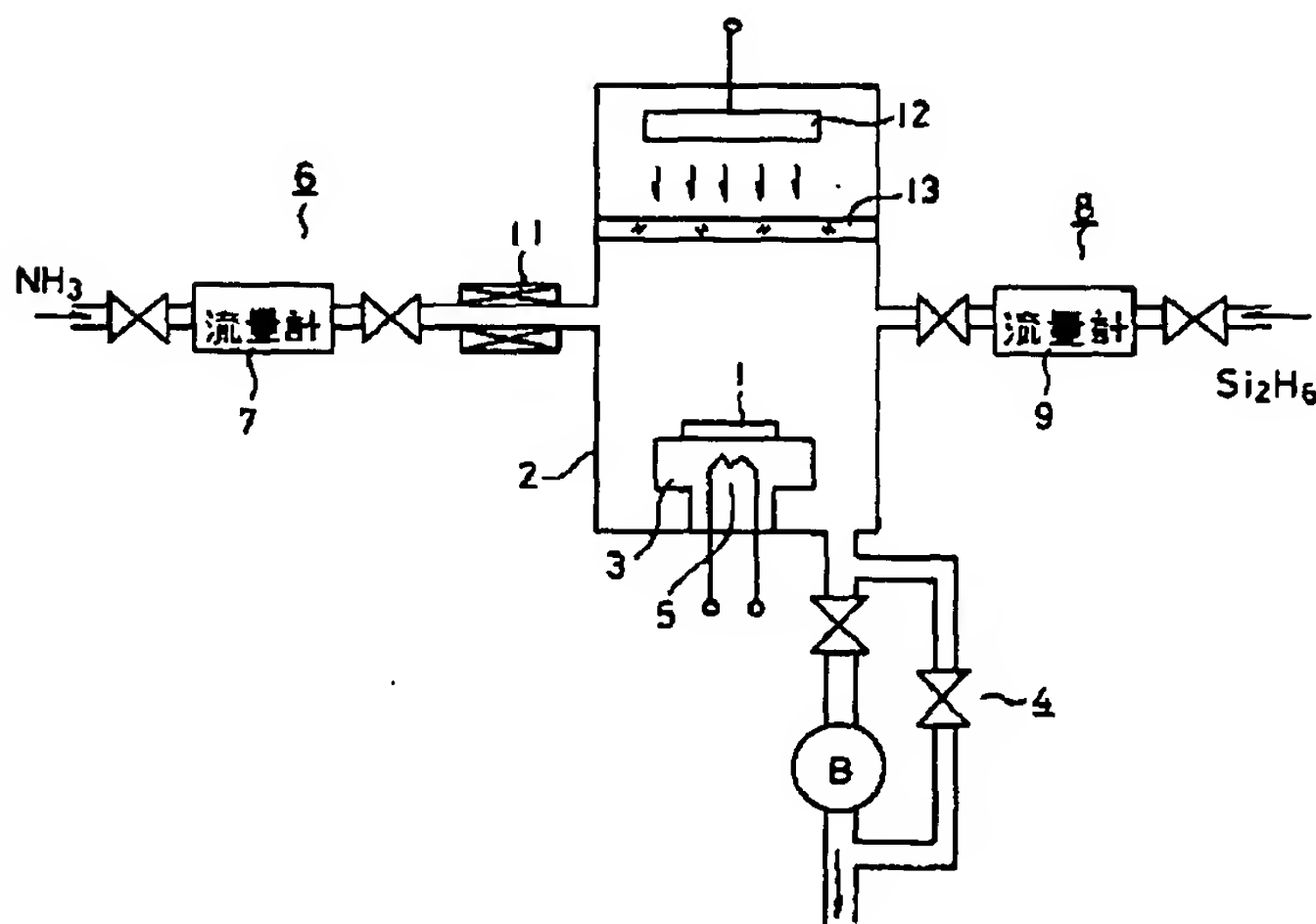
【図9】本発明の実施例5の工程図である。

【図10】本発明の実施例5の工程図である。

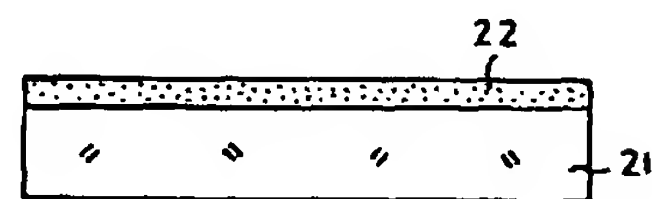
【符号の説明】

- | | |
|----|-------------------|
| 1 | 半導体基板 |
| 2 | 真空反応室 |
| 3 | 基板支持台 |
| 4 | 排気系 |
| 5 | ヒータ |
| 6 | 窒素源供給管 |
| 7 | 窒素源供給管に付属する流量計 |
| 8 | シリコン源供給管 |
| 9 | シリコン源供給管に付属する流量計 |
| 11 | 放電手段または放射線照射手段 |
| 12 | エネルギー線照射手段 |
| 13 | 石英窓 |
| 21 | ガラス基板 |
| 22 | ノンドープのアモルファスシリコン膜 |
| 23 | n型アモルファスシリコン膜 |
| 24 | アルミニウム膜 |
| 25 | ソース電極・ドレイン電極 |
| 26 | 窒化シリコン膜 |
| 27 | ゲート電極 |
| 31 | ガラス基板 |
| 32 | ソース電極・ドレイン電極 |
| 33 | ノンドープのアモルファスシリコン膜 |
| 34 | 窒化シリコン膜 |
| 35 | ゲート電極 |

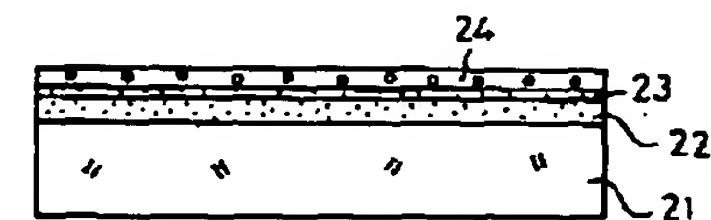
【図1】



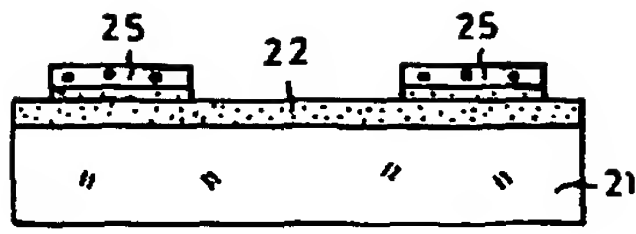
【図2】



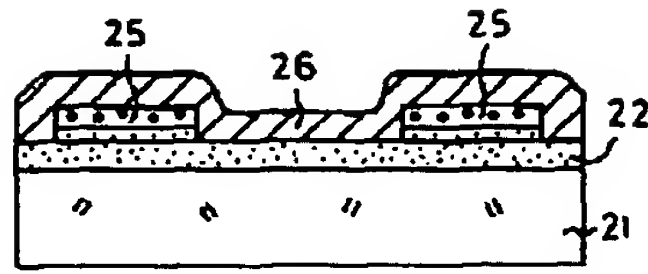
【図3】



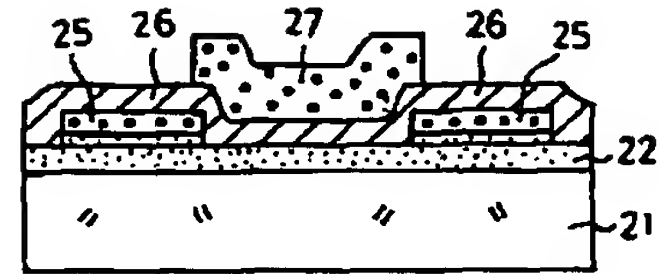
【図4】



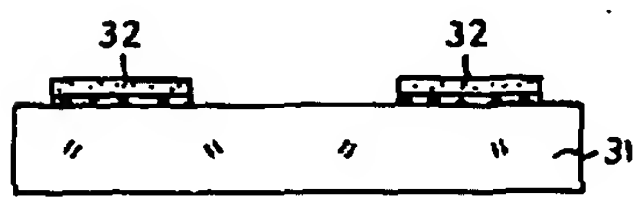
【図5】



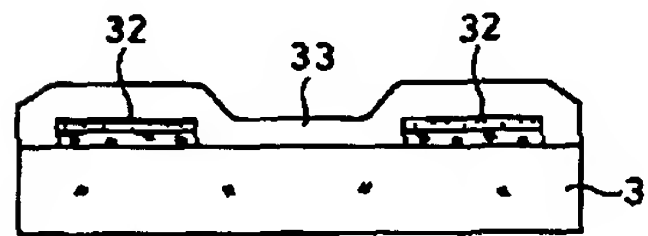
【図6】



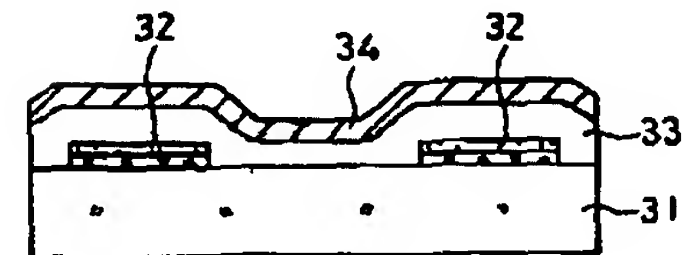
【図7】



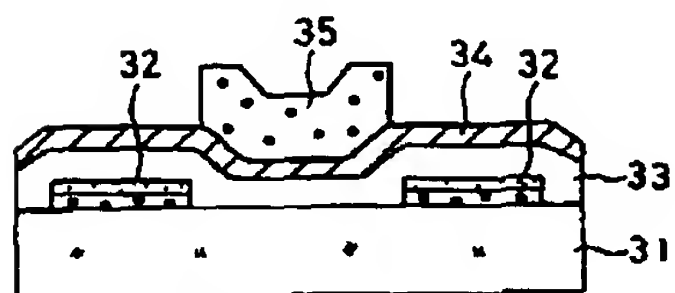
【図8】



【図9】



【図10】



フロントページの続き

(51) Int. Cl. 6

H01L 29/786

識別記号

庁内整理番号

F I

技術表示箇所